

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-029925

(43)Date of publication of application : 07.02.1991

(51)Int.Cl. G02F 1/1345  
G02F 1/13  
G02F 1/133  
G02F 1/1333  
G02F 1/136

(21)Application number : 01-163936

(71)Applicant : HITACHI LTD

(22)Date of filing : 28.06.1989

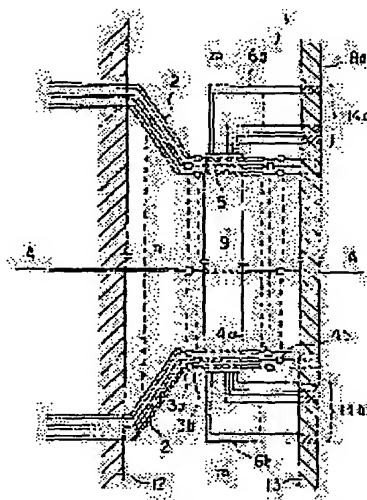
(72)Inventor : MATSUMOTO SHINZO

## (54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

### (57)Abstract:

**PURPOSE:** To eliminate a bad influence of static electricity by providing wirings connected to respective input wirings under a TFT driving IC chip connected to plural input wirings to a TFT on a glass substrate.

**CONSTITUTION:** TFT driving wirings 6a and 6b and a short-circuit wiring 5 to which respective terminals of input wirings 2 are led out and connected are provided on a glass substrate 1, and this short-circuit wiring 5 is left because static electricity is easy to penetrate in the TFT process. After the completion of the TFT substrate 1 (lower substrate), respective terminals of input wirings 2 and the short-circuit wiring 5 are insulated from each other by glass cutting or the like in a proper process like LCD or module process. An IC chip 9 is mounted after the short-circuit wiring is cut. Thus, the problem that the TFT is broken down by static electricity in the production process or the threshold voltage of the TFT is varied is prevented to improve the yield.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-29925

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)2月7日

G 02 F 1/1345  
1/13  
1/133  
1/1333  
1/136

1 0 1  
5 5 0  
5 0 0  
5 0 0

7610-2H  
8806-2H  
7709-2H  
7610-2H  
9018-2H

審査請求 未請求 請求項の数 3 (全 11 頁)

⑮ 発明の名称 液晶表示装置およびその製造方法

⑯ 特 願 平1-163936

⑰ 出 願 平1(1989)6月28日

⑱ 発 明 者 松 本 信 三 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

液晶表示装置およびその製造方法

2. 特許請求の範囲

1. 上部ガラス基板とそれより寸法の大きい下部ガラス基板と上記両基板間に封入・封止された液晶とTFTアレイとを具備して成る表示部と、上記上部ガラス基板の外側の上記下部ガラス基板上に設けられた上記TFTへの複数本の入力配線と、上記入力配線に接続された上記TFT駆動用のICチップとを有し、上記ICチップの下にも上記各入力配線と接続された配線が存在することを特徴とする液晶表示装置。

2. 上部ガラス基板とそれより寸法の大きい下部ガラス基板と上記両基板間に封入・封止された液晶とTFTアレイとを具備して成る表示部と、上記上部ガラス基板の外側の上記下部ガラス基板上に設けられた上記TFTへの複数本の入力配線と、上記入力配線に接続された上記TFT駆動用のICチップと、上記ICチップの下に

設けられ、上記各入力配線と一端が接続されたショート用配線と、上記ショート用配線の他端に設けられた検査用電極とを有することを特徴とする液晶表示装置。

3. ガラス基板上にTFT駆動用の配線と上記配線の各端子が引き出し接続されたショート用配線とを設ける工程と、上記ガラス基板上にTFT駆動用のICチップを実装し、上記ICチップの電極と上記配線とを電気的に接続する工程と、上記配線の各端子と上記ショート用配線との接続を絶縁状態にする工程とを有することを特徴とする液晶表示装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕  
〔発明の属する技術分野〕

本発明は、液晶表示装置およびその製造方法に係り、特に、薄膜トランジスタ(TFT)を使用したアクティブ・マトリクス方式で、TFTの駆動用ICチップが透明ガラス基板上に実装されたCOG実装方式の液晶表示装置に適用するのに好適な技術に関する。

## 〔従来の技術〕

例えば、アクティブ・マトリックス方式の液晶表示装置は、マトリクス状に配列された複数の画素電極の各々に対応して非線形素子（スイッチング素子）を設けたものである。各画素における液晶は理論的には常時駆動（デューティ比1.0）されているので、時分割駆動方式を採用している、いわゆる単純マトリクス方式と比べてアクティブ方式はコントラストが良く、特にカラーでは欠かせない技術となりつつある。スイッチング素子として代表的なものとしては薄膜トランジスタがある。

例えば、薄膜トランジスタと画素電極とを画素の一構成要素とするアクティブ・マトリクス方式のカラー液晶表示装置は、マトリクス状に複数の画素が配置された液晶表示パネル（LCD）を有する。表示部の各画素は、TFTの駆動用配線、すなわち隣接する2本の走査信号線（ゲート信号線または水平信号線とも称す）と隣接する2本の映像信号線（ドレイン信号線または垂直信号線と

も称す）との交差領域内に配置されている。走査信号線は、列方向（水平方向）に延在し、かつ、行方向（垂直方向）に複数本配置されている。一方、映像信号線は、走査信号線と交差する行方向に延在し、かつ、列方向に複数本配置されている。

液晶表示パネルは、表示部と配線用領域を有し、表示部は、下部透明ガラス基板上に薄膜トランジスタおよび透明画素電極、配向膜等が順次設けられた下部基板と、上部透明ガラス基板上にカラーフィルタ、共通透明画素電極、配向膜等が順次設けられた上部基板と、両基板の各配向膜の間に封入された液晶と、パネルの周辺部に設けられた該液晶の封止部材とから構成される。透明画素電極と薄膜トランジスタとは、画素ごとに設けられている。下部透明ガラス基板は上部透明ガラス基板より寸法が大きく、下部透明ガラス基板上に重ねられた上部透明ガラス基板の外周部にTFT駆動用の配線用領域を有する。薄膜トランジスタのソース電極、ドレイン電極のうち一方の電極は透明画素電極に接続され、もう一方の電極は映像信号

- 3 -

線に接続され、かつゲート電極は走査信号線に接続されている。

駆動ICチップをガラス基板上に直接実装する方式をCOG（チップ オン グラス）実装方式という。

液晶表示パネルの配線用領域には、例えば、TFT駆動用の配線と、下部透明ガラス基板上に直接実装されたICチップと、下部透明ガラス基板の配線の外側に設けられ、配線および外部の信号送出手段に接続されるFPC（フレキシブル プリント基板）が設けられている。

なお、TFTを使用したアクティブ・マトリクス液晶表示装置は、例えば「冗長構成を採用した12.5型アクティブ・マトリクス方式カラー液晶ディスプレイ」、日経エレクトロニクス、1993～210頁、1986年12月15日、日経マグロウヒル社発行、で知られている。

## 〔発明が解決しようとする課題〕

従来は、TFT駆動用配線（すなわち、ゲート信号線、ドレイン信号線）が、ガラス基板上に直接

- 4 -

実装されたICチップと電気的に接続するためにその接続箇所で断たれているので、製造工程中、この接続箇所から静電気が入り、TFTが破壊されたり、TFTのしきい値電圧が変動したりし、歩留りが低下する問題がある。また、従来はICチップと配線とを接続した後、ICの不良やワイヤボンディングの接続状態を検査する手段がなかった。

本発明の第1の目的は、静電気の悪影響をなくすることができる液晶表示装置およびその製造方法を提供することにある。

本発明の第2の目的は、ICチップをボンディングした後、ICの不良やワイヤボンディングの接続状態の検査を容易に行うことができる液晶表示装置を提供することにある。

## 〔課題を解決するための手段〕

上記の課題を解決するために、本発明の液晶表示装置は、ガラス基板上のTFTへの複数本の入力配線に接続されたTFT駆動用のICチップの下にも上記各入力配線と接続された配線が存在す

- 5 -

- 228 -

- 6 -

ることを特徴とする。

また、本発明の液晶表示装置は、ICチップの下に設けられ、上記各入力配線と一端が接続されたショート用配線の他端に検査用電極が設けられていることを特徴とする。

さらに、本発明の液晶表示装置の製造方法は、ガラス基板上にTFT駆動用の配線と上記配線の各端子が引き出し接続されたショート用配線とを設け、TFT工程は静電気が侵入し易いため、このショート用配線を残しておく。TFT基板（下部基板）完成後は、LCD、モジュール工程の適当なプロセスで、上記配線の各端子と上記ショート用配線との接続をガラス切断等で絶縁状態にする。ショート用配線は、静電気侵入の多いTFT工程では必ず必要であるが、その後は、ラビング工程等静電気の侵入し易いプロセスまでは、ショート用配線を残しておくことが好ましい。ICチップ実装は、ショート用配線切断後に行うことを基本とする。別法としては、先に上記ガラス基板上にTFT駆動用のICチップを実装し、該IC

チップの電極と上記配線とを電気的に接続し、次に上記配線の各端子と上記ショート用配線との接続を絶縁状態にすることもできる。どちらを選ぶかは、プロセス上の合理化・信頼性に依存している。

#### 〔作用〕

本発明の液晶表示装置は、ICチップの下にも上記各入力配線と接続された配線が存在し、静電気が入る箇所がないので、製造工程中の静電気の悪影響をなくすることができる。

また、本発明の液晶表示装置は、検査用電極を有するので、ICのボンディング直後にプローブを用いてICの不良やワイヤボンディングの接続状態を容易に検査できる。

さらに、本発明の液晶表示装置の製造方法は、配線の各端子が引き出し接続されたショート用配線を設けることにより全配線が同電位となるので、製造工程中の静電気の悪影響をなくすることができる。

本発明の他の目的および特徴は図面を参照した

- 7 -

以下の説明から明らかとなるであろう。

#### 〔実施例〕

第5図は本発明を適用すべき一実施例のアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の断面図、第6図は液晶表示部の等価回路図である。

#### 《パネル断面全体構造》

第5図に示すように、液晶表示パネルは、液晶層LCを基準に下部透明ガラス基板SUB1上に薄膜トランジスタTFT1および透明画素電極ITO1、薄膜トランジスタTFTの保護膜PSV1、液晶分子の向きを設定する下部配向膜ORI1が順次設けられた第1の基板と、上部透明ガラス基板SUB2上にブラックマトリクスBM、カラーフィルタFIL、カラーフィルタFILの保護膜PSV2、共通透明画素電極ITO2、上部配向膜ORI2が順次設けられた第2の基板と、両基板SUB1、SUB2の各配向膜ORI1、ORI2の間に封入された液晶LCと、両基板の周囲に設けられ、両基板間に液晶LCを封入する

- 8 -

ためのシール材（封止部材）SLとによって構成されている。下部透明ガラス基板SUB1の厚さは、例えば1.1mm程度である。

第5図の中央部は一面素部分の断面を示しているが、左側は透明ガラス基板SUB1およびSUB2の左側縁部分で外部引出配線の存在する部分の断面を示している。右側は、透明ガラス基板SUB1およびSUB2の右側縁部分で外部引出配線の存在しない部分の断面を示している。

液晶表示パネルの製造方法では、上記第1の基板と、上記第2の基板とを別々に形成し、両基板の互いの配向膜ORI1、ORI2が向き合うように、両基板間にスペーサ材（図示されていない）を介在させることにより所定の間隔を置いて重ね合わせ、両基板間に液晶LCを封入し、両基板の周囲に設けられるシール材SLによって封止することによって組み立てられる。下部透明ガラス基板SUB1側には、バックライトBLが配置されている。

第5図の左側、右側のそれぞれに示すシール材

- 9 -

-229-

- 10 -

SLは、液晶LCを封止するように構成されており、液晶封入口（図示していない）を除く透明ガラス基板SUB1およびSUB2の縁周部全体に沿って設けられ、例えば、エポキシ樹脂で構成される。

上部透明ガラス基板SUB2側の共通透明電極ITO2は、少なくとも一個所において、銀ペースト材SILによって、下部透明ガラス基板SUB1側に設けられた外部引出配線に接続されている。この外部引出配線は、透明画素電極層ITO1で形成される。

配向膜ORI1およびORI2、透明画素電極ITO1、共通透明電極ITO2は、シール材SLの内側に設けられる。偏光板POLは、下部透明ガラス基板SUB1、上部透明ガラス基板SUB2のそれぞれの外側の表面に設けられている。

透明画素電極ITO1と薄膜トランジスタTFTとは、画素ごとに設けられている。

#### 〈薄膜トランジスタTFT〉

各画素の薄膜トランジスタTFTは、画素内に

おいて3つ（複数）に分割され、薄膜トランジスタ（分割薄膜トランジスタ）TFT1、TFT2およびTFT3で構成されている。薄膜トランジスタTFT1～TFT3のそれぞれは、実質的に同一寸法（チャンネル長と幅が同じ）で構成されている。この分割された薄膜トランジスタTFT1～TFT3のそれぞれは、主にゲート電極GT、ゲート絶縁膜GI、i型（真性、intrinsic、導電型決定不純物がドーパされていない）非晶質シリコン（Si）半導体からなるi型半導体層AS、一対のソース電極SD1およびドレイン電極SD2で構成されている。なお、ソース・ドレインは本来その間のバイアス極性によって決まり、液晶表示装置の回路ではその極性は動作中反転するので、ソース・ドレインは動作中入れ替わると理解されたい。しかし、以下の説明でも、便宜上一方をソース、他方をドレインと固定して表現する。薄膜トランジスタTFTのソース電極SD1は、透明画素電極ITO1に接続され、ドレイン電極SD2は、映像信号線DLに接続され、かつ、ゲ

- 11 -

ート電極GTは、走査信号線GLに接続されている。

#### 〈遮光膜BM〉

上部透明ガラス基板SUB2側からの薄膜トランジスタTFT1～3に対する遮光のために、基板SUB2の走査信号線GL、映像信号線DL、薄膜トランジスタTFTに対応する部分にクロム層等からなるブラックマトリクスBMが設けられている。これにより各画素の輪郭が遮光膜BMによってはっきりとしコントラストが向上する。つまり遮光膜BMは、半導体層ASに対する遮光とブラックマトリクスとの2つの機能をもつ。

なお、バックライトをSUB2側に取り付け、SUB1を観察側（外部露出側）とすることもできる。

#### 〈共通電極ITO2〉

共通透明電極ITO2は、下部透明ガラス基板SUB1側に画素ごとに設けられた透明画素電極ITO1に対向して配置され、複数の画素電極ITOに対して共通となるように構成されている。

- 12 -

この共通透明電極ITO2には、共通電圧が印加されるようになっている。

#### 〈表示パネル全体等価回路〉

この液晶表示装置の等価回路を第6図に示す。前記液晶表示部の各画素は、走査信号線Yi、Yi+1、…が延在する方向と同一列方向に複数配置され、画素列XiG、XiB、Xi+1R、…のそれぞれを構成している。カラーフィルタFILは、画素に対向する位置に各画素毎にドット状に形成され、染め分けられている。XiG、Xi+1G、…は、緑色フィルタGが形成される画素に接続された映像信号線DLである。XiB、Xi+1B、…は、青色フィルタBが形成される画素に接続された映像信号線DLである。Xi+1R、Xi+2R、…は、赤色フィルタRが形成される画素に接続された映像信号線DLである。これらの映像信号線DLは、液晶表示パネルの上下に設けられた映像信号駆動回路で選択される。Yiは画素列を選択する走査信号線GLである。同様に、Yi+1、Yi+2、…のそれぞれは、

- 13 -

- 14 -

面素列X2、X3、…のそれぞれを選択する走査信号線GLである。これらの走査信号線GLは、液晶表示パネルの左に設けられた垂直走査回路に接続されている。液晶表示パネルの右には電源回路と、ホスト（上位演算処理装置）からのCRT用の情報をTF-T液晶表示パネル用の情報に変換する回路が設けられている。

第1図は、本発明の液晶表示装置の配線部の一実施例を示す平面図である。1は液晶表示装置の下部透明ガラス基板（TF-T基板）、2はTF-Tへの入力配線、3a、3bは入力配線2と駆動ICの電極（第2図の出力用パッド10a、10b）とを接続するための接続用パッド（電極）、4a、4bは検査用パッド、5は接続用パッド3a、3bと検査用パッド4a、4bとを接続するパッド間ショート用配線、6a、6bは駆動ICへの入力配線、7は配線の全端子が引き出し接続される静電気対策用ショート用配線、8a、8bはそれぞれ静電気対策用ショート用配線7が設けられた部分のTF-T基板1を切断する切断線で、8aは

検査用パッド4a、4bをTF-T基板1に残す場合の切断線、8bは検査用パッド4a、4bを切り落す場合の切断線である。

すなわち、TF-T基板1上にはTF-Tへの入力配線2があり、この入力配線2は駆動ICの出力（第2図の出力用パッド10a、10b）と接続される。本実施例では、静電気の侵入を防ぐため、ショート用配線7をTF-T基板1の周囲に設け、すべての配線がこのショート用配線7に接続される。従って、パッド間ショート用配線5は駆動ICチップの下を通るようになっている。接続用パッド3a、3bは、駆動ICの出力用パッドとの接続用であり、ワイヤボンディングにより接続する。ここでは、接続用パッド3a、3bを千鳥配列し、ボンディングエリアを確保してワイヤボンディングし易くし、再度のボンディングも可能にしている。駆動ICへのパルス信号・電源供給は駆動ICへの入力配線6a、6bを通して駆動ICの入力用パッド（第2図の11a、11b）にワイヤボンディングにより接続されることにより

- 15 -

行われる。

TF-T基板の製造工程においては、配線の全端子がショート用配線7で引き出し接続されているため、全配線が同電位となり、静電気によりTF-Tが破壊されたり、TF-Tのしきい値電圧が変動したりする問題を防止でき、歩留りを向上できる。ショート用配線7は、カラーフィルタが設けられた上部透明ガラス基板と、TF-Tが設けられた下部透明ガラス基板とを組み合わせ、液晶表示パネルを組み立てた後、切断線8aまたは8bにより切り落される。切断の仕方には2通りあり、切断線8aは、検査用パッド4a、4bを残しておく場合の切断線、8bは液晶表示装置モジュールを小型化するため、検査用パッド4a、4bをショート用配線7と共に切り落す場合の切断線である。

第2図は、第1図に示したTF-T基板にボンディングする駆動ICチップのパッドの配置を示す駆動ICチップの平面図である。9は駆動ICチップ、10a、10bは出力側接続用パッド（以下出力用パッドと称す）、11a、11bは入力

- 16 -

側接続用パッド（以下入力用パッドと称す）、nは駆動ICチップ9の出力数（出力用パッドの数）、 $m_1$ 、 $m_2$ は駆動ICチップ9の入力数（入力用パッドの数）、 $P_1$ は出力用パッドのピッチ、 $P_2$ は入力用パッドのピッチ、xは駆動ICチップ9の短辺の長さ、yは駆動ICチップ9の長辺の長さである。本実施例では、駆動ICチップ9上に設けられた出力用パッド10a、10bは、ワイヤボンディングの裕度拡大のため、千鳥配列されている。出力用パッド10a、10bは、第1図のTF-T基板1上の接続用パッド3a、3bとワイヤボンディングにより接続される。出力数をnとすると、出力用パッド10a、10bの数はそれぞれ $n/2$ 個である。このため、出力用パッドのピッチを $P_1$ とすると、駆動ICチップの長さyは約 $P_1 \times n$ となる。駆動ICチップのクロック入力用、電源入力用パッド11a、11bは、それぞれ $m_1$ 個、 $m_2$ 個存在する。入力用パッドのピッチを $P_2$ とすると、駆動ICチップの長さxは約 $P_2 \times m_1$ 、 $P_2 \times m_2$ のうちの大きい方と

なる。TFT基板の配線パターンと駆動ICチップのパッドとは対応して設計することが必要である。

第3図(a)、(b)は、それぞれ駆動ICチップをTFT基板に実装した状態を示す平面図である。(a)は、第1図の切断線8aでTFT基板1を切り落し、TFT基板1に検査用パッド4a、4bを残す場合を示し、(b)は、モジュール小型化のため切断線8bで検査用パッド4a、4bと共にTFT基板を切り落す場合を示す。

12は下部透明ガラス基板1上に設けられた上部透明ガラス基板であり、両基板間には液晶が封入・封止されている。13はコンデンサー、抵抗素子、受動素子等の周辺回路のチップ部品やビデオ信号をTFT駆動用信号に変換するためのコントローラ等(図示せず)が搭載されたFPCである。FPC13とICへの入力配線6a、6bは、14a、14bの箇所で電気的に接続される。

駆動ICチップのパッド、TFT基板上のパッドは、通常、Auを主体とする材料で構成され、Au線あるいはAu膜でワイヤボンディングされ

る。なお、FPC13と配線パターン6a、6bの接続は、異方性導電膜あるいはワイヤボンディングを使用して接続する。このため、この部分の配線パターンの材料は、異方性導電膜で接続する場合は少なくとも上層がITO(ネサ)膜、ワイヤボンディングで接続する場合は、少なくとも上層がAu膜である。

第4図(a)、(b)は、それぞれ駆動ICチップをTFT基板に実装し、ワイヤボンディングした後の検査の方法を示す断面図である。15はTFT基板1の接続用パッドと駆動ICチップ9の出力用パッドを接続するボンディングワイヤ、16は検査するためのプローブ、17はFPC13に搭載されたコンデンサー、抵抗素子、受動素子等の周辺回路のチップ部品やビデオ信号をTFT駆動用信号に変換するためのコントローラ等の周辺部品、18はFPC13をTFT基板1に取り付けるための両面テープである。(b)は第3図(a)のA-A断面図で、FPC13から駆動IC9に入力を加えているが、実際の検査では、

- 19 -

(a)に示すように、検査用パッド(第3図(a)の4a、4b)にプローブ16を立てて、駆動ICチップ9への入力配線パターン(第3図(a)の6a、6b)から入力を供給し、ICの不良やワイヤボンディングの接続状態の検査を行う。

本実施例の検査の利点は、プローブをあてるだけで、液晶表示パネルを点検させなくても駆動ICの不良やワイヤボンディングの接続状態等の各種検査が可能であり、信号波形のみで特性がチェックできる点であり、部品の交換、修理や工程管理が容易であり、歩留りを向上できる。FPC13は(b)に示すように、2回折り曲げられ、TFT基板1の下側に両面テープ18により接着されている。チップ部品やコントローラ等の周辺部品17は、TFT基板1への実装前にあらかじめFPC13上に半田付けされている。

以上本発明の実施例について説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

- 21 -

- 20 -

#### 〔発明の効果〕

以上説明したように、本発明の液晶表示装置およびその製造方法によれば、製造工程中に生じる静電気によりTFTが破壊されたり、TFTのしきい値電圧が変動する問題を防止でき、歩留りを向上できる。また、ICのボンディング直後にICの不良やワイヤボンディングの接続状態を容易に検査でき、部品の交換、修理や工程管理が容易であり、歩留りを向上できる。

#### 4. 図面の簡単な説明

第1図は、本発明の液晶表示装置の配線部の一実施例を示す平面図、第2図は、第1図に示したTFT基板にボンディングする駆動ICチップのパッドの配置を示す駆動ICチップの平面図、第3図(a)、(b)は、それぞれ駆動ICチップをTFT基板に実装した状態を示す平面図、第4図(a)、(b)は、それぞれ駆動ICチップをTFT基板に実装し、ワイヤボンディングした後の検査の方法を示す断面図、第5図は本発明を適用すべき一実施例のアクティブ・マトリクス方式

—232—

- 22 -



のカラー液晶表示装置の液晶表示部の断面図。第

6図は液晶表示部の等価回路図である。

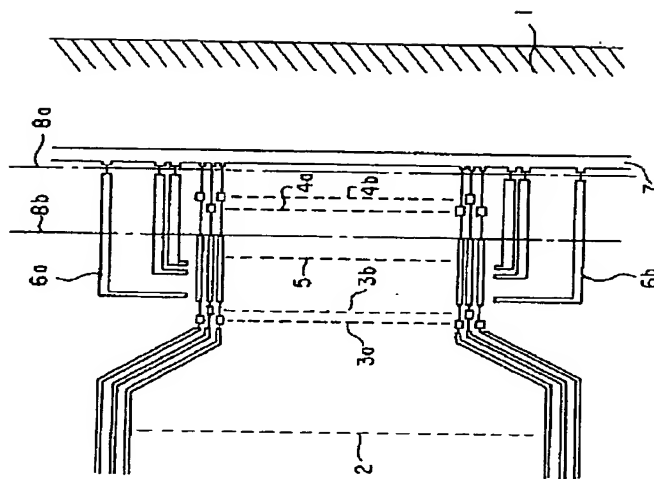
- 1…下部透明ガラス基板(TFT基板)
- 2…TFTへの入力配線
- 3a、3b…接続用パッド
- 4a、4b…検査用パッド
- 5…パッド間ショート用配線
- 6a、6b…駆動ICチップへの入力配線
- 7…静電気対策用ショート用配線
- 8a、8b…TFT基板の切断線
- 9…駆動ICチップ
- 10a、10b…出力用パッド
- 11a、11b…入力用パッド
- 12…上部透明ガラス基板
- 13…FPC
- 15…ボンディングワイヤ
- 16…プローブ
- 17…周辺部品
- 18…両面テープ

代理人弁理士 小川 勝 男



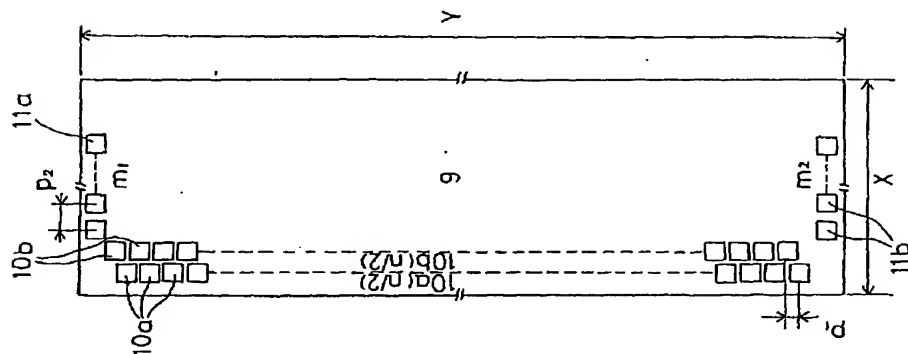
- 23 -

第一図



- 1-----下部透明ガラス基板 (TFT基板)
- 2-----TFTへの入力配線
- 3a, 3b---接続用パッド
- 4a, 4b---検査用パッド
- 5-----パッド間ショート用配線
- 6a, 6b---駆動ICチップへの入力配線
- 7-----静電気対策用ショート用配線
- 8a, 8b---TFT基板の切断線

區 2 振



9-----馬區動力C无,7.

10a.10b---出力用バンド

11a.11b---入力用バンド

$n$ ----- $\tau_w$ の出力数(出力用バンドの数)

 $m_1, m_2, \dots, m_p$  の入数 (入力用ベクトル)

$P_1$ -----出力用バッドのピッチ

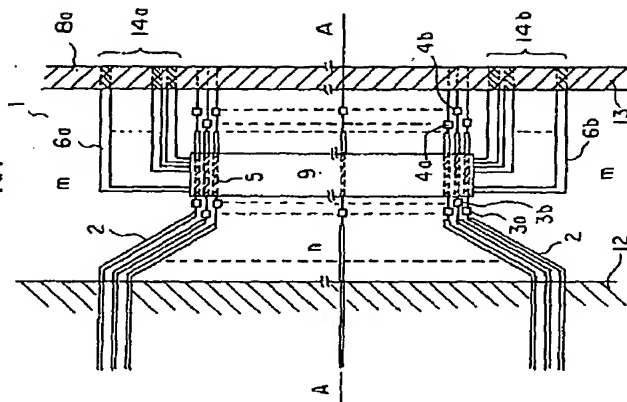
$p_2$ -----入力用ビットのピッチ.

×----- $\pi$ の短辺の長さ

$y$ ----- $\gamma_{xy}$ の長辺の長さ

區  
3  
樓

(a)



1-----下部透明ガラス基板

2-----TFTへの入力配線

3a,3b---接続用バンド

40, 4b-----検査用バンド

5-----パッド間ショート用配線

6a, 6b----ICへの入力配線

80-----TFT基板の切断線

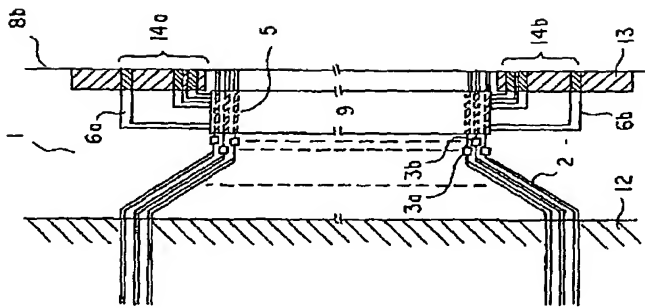
12-----上部透明ガラス基板

13-----FPC

140, 14b---接続箇所

第 3 図

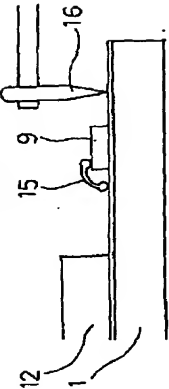
(b)



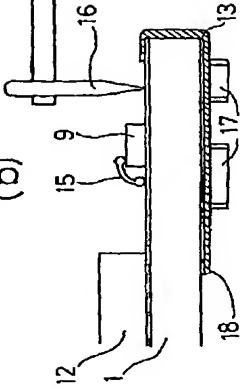
- 1-----下部透明ガラス基板
- 2-----TFTへの入力配線
- 3a, 3b---接続用パッド
- 5-----パッド間ショット用配線
- 6a, 6b---ICへの入力配線
- 8b-----TFT基板の切断線
- 12-----上部透明ガラス基板
- 13-----FPC
- 14a, 14b---接続箇所

第 4 図

(a)

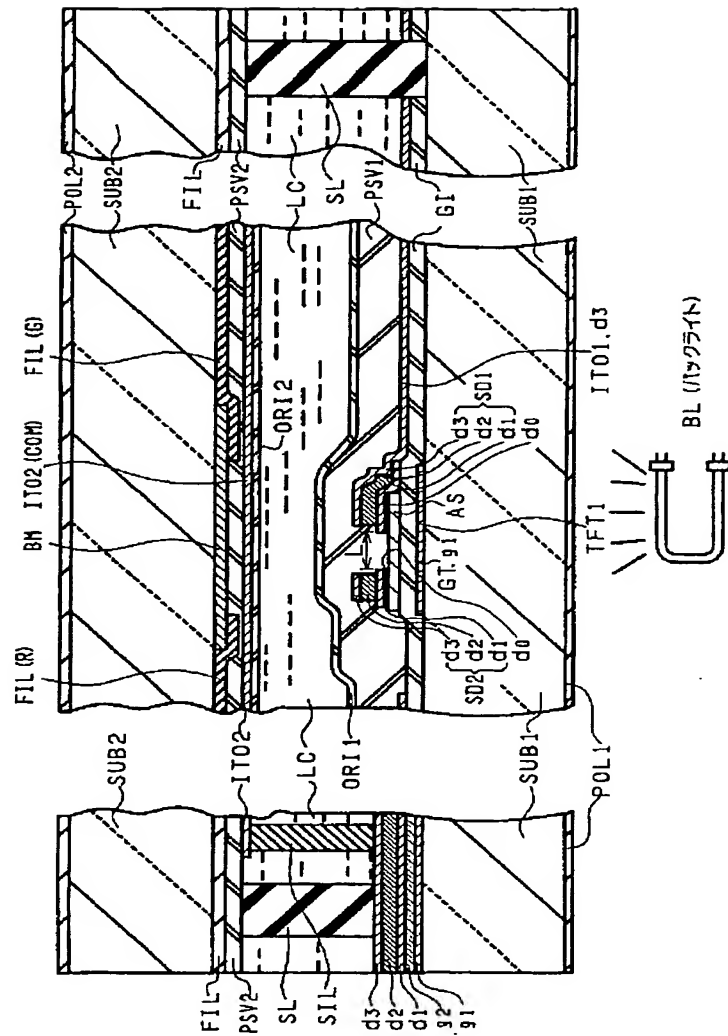


(b)



- 1-----TFT基板
- 12-----上部透明ガラス基板
- 9-----駆動ICチップ
- 15-----ボンディングワイヤ
- 16-----フロー
- 17-----周辺部品
- 18-----側面テープ

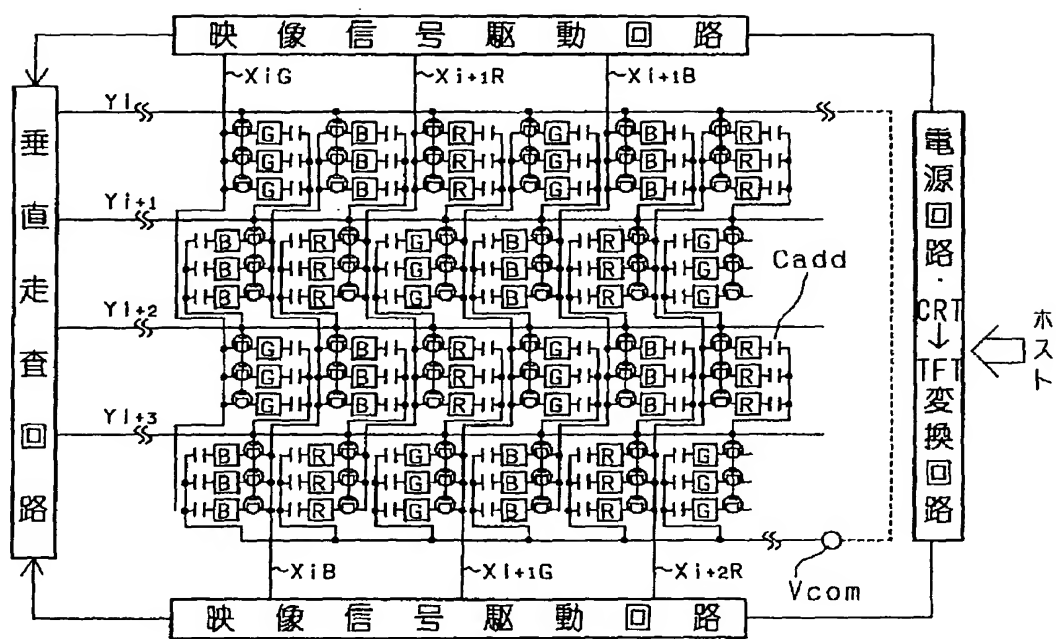
第5図



- POL1, POL2...偏光板  
 SUB2...上部ガラス基板  
 FIL...カラーフィルタ  
 PSV2...カラーフィルタの保護膜  
 IT02...共通透明導電層  
 ORI2...上部配向膜  
 LC...液晶  
 ORI1...下部配向膜  
 BM...バックマトリックス  
 PSV1...TFTの保護膜  
 IT01 (図d3)...透明導電層  
 SD...ソース・ドレイン電極 (図d1~d3)  
 AS...i型半導体層  
 GI...ゲート絶縁層  
 GT...ゲート電極 (図g1, g2)  
 SUB1...下部ガラス基板  
 BL...バックライト

No. 5 FIG. 101

第 6 図



【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第6部門第2区分  
 【発行日】平成9年(1997)2月14日

【公開番号】特開平3-29925  
 【公開日】平成3年(1991)2月7日  
 【年通号数】公開特許公報3-300  
 【出願番号】特願平1-163936  
 【国際特許分類第6版】

G02F 1/1345  
 1/13 101  
 1/133 550  
 1/1333 500  
 1/136 500

【F I】

G02F 1/1345 7807-2K  
 1/13 101 7724-2K  
 1/133 550 7807-2K  
 1/1333 500 7809-2K  
 1/136 500 7807-2K

手 続 補 正 書 ( 第 第 )

平成 8 年 3 月 18 日

特 許 庁 長 官 殿

事 件 の 表 示

平成 1 年 特 許 願 第 1 6 3 9 3 6 号

補 正 を す る 者

事件との関係 特 許 出 願 人  
 名 称 (510) 株式会社日立製作所

代 理 人

居 所 〒100 東京都千代田区丸の内一丁目5番1号  
 株式会社日立製作所内  
 電 話 東京 3212-1111(大代表)  
 氏 名 (6850) 青 嶋 士 小 川 勝 男

補正により増加する請求項の数 6

補 正 の 対 象 明細書の特許請求の範囲の欄

補 正 の 内 容 特許請求の範囲を明細のとおり補正する。

口 上 特

別紙

特許請求の範囲

1. 上層ガラス基板とそれより寸法の大きい下層ガラス基板と上記両基板間に封入・封止された液晶とTFTアレイとを具備して成る表示部と、上記上層ガラス基板の外側の上記下層ガラス基板上に設けられた上記TFTへの駆動電圧の電力配線と、上記電力配線にチップ・オン・ガラス実装で接続された上記TFT駆動用のICチップとを有し、上記ICチップの下にも上記電力配線と接続され上記液晶の電力配線を短絡するためのショート用配線が存在し、前記ショート用配線は、静電気対策用ショート配線に電気的に接続されることを特徴とする液晶表示装置。
2. 上層ガラス基板とそれより寸法の大きい下層ガラス基板と上記両基板間に封入・封止された液晶とTFTアレイとを具備して成る表示部と、上記上層ガラス基板の外側の上記下層ガラス基板上に設けられた上記TFTへの駆動電圧の電力配線と、上記電力配線にチップ・オン・ガラス実装で接続された上記TFT駆動用のICチップと、上記ICチップの下に設けられ、上記電力配線と一極が接続されたショート用配線と、上記ショート用配線と静電気対策用ショート配線との間に設けられた誘電体層とを有することを特徴とする液晶表示装置。
3. ガラス基板上にTFT駆動用の配線と上記配線の各端子が引き出し接続されたショート用配線とを設ける工程と、上記ガラス基板上にTFT駆動用のICチップをチップ・オン・ガラス実装し、上記ICチップの電極と配線とを電気的に接続する工程と、上記配線の各端子と上記ICチップの下のショート用配線との接続を絶縁状態にする工程とを有することを特徴とする液晶表示装置の製造方法。
4. 上層ガラス基板とそれより寸法の大きい下層ガラス基板と上記両基板間に封入・封止された液晶とTFTアレイとを具備して成る表示部と、上記上層ガラス基板の外側の上記下層ガラス基板上に設けられた上記TFTへの駆動電圧の電力配線と、上記電力配線にチップ・オン・ガラス実装で接続された上記TFT

FT駆動用のICチップと、上記ICチップの下に設けられ、上記各入力配線と一端が接続されたショート用配線と、上記各入力配線とショート用配線の間に設けられた接続用パッドとを有することを特徴とする液晶表示装置。

5. 上記入力配線を短絡するためのショート用配線が絶縁状態になるように切断されていることを特徴とする請求項1、請求項2、あるいは請求項4に記載の液晶表示装置。

6. 上記上記FT駆動用のICチップの出力用パッドは、平島状に細長い長辺の一辺側にのみ形成されていることを特徴とする請求項1、請求項2、あるいは請求項4に記載の液晶表示装置。

7. 上記上記FT駆動用のICチップの出力用パッドは、平島状に細長い長辺の一辺側にのみ形成され、入力用パッドは、短辺の両側に形成されていることを特徴とする請求項1、請求項2、あるいは請求項4に記載の液晶表示装置。

8. 上記入力配線は透明導電膜と金属膜の多層膜からなることを特徴とする請求項1、請求項2、あるいは請求項4に記載の液晶表示装置。

9. 第1の透明絶縁基板とそれより寸法の大い第2の透明絶縁基板と上記両基板間に封入・封止された液晶とを具備し、上記第2の透明絶縁基板上にマトリクス状に設けられた複数の縦横トランジスタと、行方向の縦横トランジスタのゲート電極が接続される行方向に設けられた複数のゲート信号線と、列方向の縦横トランジスタのドレイン電極が接続される列方向に設けられた複数のドレイン信号線と、上記縦横のゲート信号線及び複数のドレイン信号線に接続される複数のTFTへの入力配線パターンと、上記第2の透明絶縁基板上にあり該基板の短辺辺にはほぼ垂直な方向に形成された複数のICチップの入力配線パターンと、上記ICチップの下にも上記各入力配線と接続される上記複数の入力配線を短絡するためのショート用配線とが形成されているアクティブ・マトリクス方式の液晶表示パネルと、上記第1の透明絶縁基板の外側に上記第2の透明絶縁基板上で短辺に沿って一列にチップ・オン・ガラス実装された上記複数のTFTへの入力配線パターン及び上記複数の縦横ICの入力配線パターンと電気接続される複数の縦横ICと、上記複数の縦横ICの入力配線パターンと異方性導電膜を介して電気的に接続される突出部を有し、該短辺に沿って

縦長い形状を有し、第2の透明絶縁基板の短辺近傍で180度折り曲げられて、上記第2の透明絶縁基板の裏面側に接着されているフレキシブル基板とを具備することを特徴とするアクティブ・マトリクス方式の液晶表示装置。